PCT

世界知的所有権機関 際 事 務 特許協力条約に基づいて公開された国際出願



(51) 国際特許分類7 H02P 3/22

A1

JP

(11) 国際公開番号

WO00/55963

(43) 国際公開日

2000年9月21日(21.09.00)

(21) 国際出願番号

PCT/JP00/01512

CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE,

(22) 国際出願日

2000年3月13日(13.03.00)

(30) 優先権データ

特願平11/74159

1999年3月18日(18.03.99)

添付公開書類

(81) 指定国

国際調査報告書

DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)

(71) 出願人(米国を除くすべての指定国について) 株式会社 安川電機

(KABUSHIKI KAISHA YASKAWA DENKI)[JP/JP] 〒806-0004 福岡県北九州市八幡西区黒崎城石2番1号

Fukuoka, (JP)

(72) 発明者;および

(75) 発明者/出願人 (米国についてのみ)

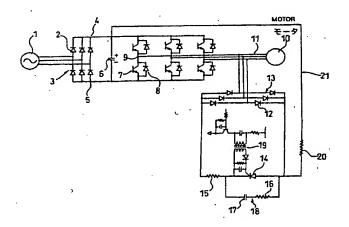
小野彰久(ONO, Akihisa)[JP/JP]

〒806-0004 福岡県北九州市八幡西区黒崎城石2番1号

株式会社 安川電機内 Fukuoka, (JP)

DYNAMIC BRAKE CIRCUIT AND SEMICONDUCTOR INVERTER USING DYNAMIC BRAKE CIRCUIT (54) Title:

イナミックブレーキ回路およびこのダイナミックプレーキ回路を用いた半導体インバータ装置 (54)発明の名称



(57) Abstract

The invention prevents a voltage change dv/dt of an inverter from directly causing an erroneous firing of a semiconductor brake switch, which may short-circuit the inverter during operation. To brake a motor (10) driven by an inverter which consists of a three-phase AC power supply (1), a three-phase bridge rectifier (3), a smoothing capacitor (6) and a semiconductor switching element (7), a dynamic braking circuit turns on a semiconductor braking switch (14) to short-circuit feeder lines (11) for the motor (10) so that a braking resistor (15) may absorb energy. A large resistor (20) is connected between the positive side of the smoothing capacitor (6) and the positive side of the semiconductor braking switch (14), and a snubber capacitor (17) of a snubber circuit (18) connected in parallel with the semiconductor braking switch (14) is charged through the resistor (20) before the inverter is started.

(57)要約

インバータで生ずる電圧変化 d v / d t が直接半導体制動スイッチを誤点弧させ、運転中のインバータを短絡することがあったのを防止する。

3相交流電源1、3相ブリッジ整流路3、平滑コンデンサ6、半導体スイッチング素子7からなるインバータ部によって駆動されるモータ10を制動する時に、半導体制動スイッチ14を点弧して前記モータ10の給電線11間を短絡して制動抵抗器15によってエネルギーを吸収するダイナミックブレーキ回路において、平滑コンデンサ6の正極側と半導体制動スイッチ14の正極側との間に高抵抗器20を配置し、半導体制動スイッチ14と並列接続されているスナバ回路18のスナバコンデンサ17をインバータ部運転前にこの高抵抗器20を介して充電しておくようにした。

明細書

ダイナミックブレーキ回路およびこのダイナミックブレーキ回路 を用いた半導体インバータ装置

技術分野

この発明は、半導体スイッチング素子で構成されたインバータ装置によって 駆動されるモータのダイナミックブレーキ回路の誤動作防止に関する。

背景技術

永久磁石式同期電動機等によって代表されるインバータ駆動モータを非常時 に停止させるためには、インバータの動作を停止させ、慣性で回転するモータ の給電線に発生する電力を制動抵抗器で短絡して熱エネルギーとして消費させ、 エネルギー吸収させて制動をかけるダイナミックブレーキ等と称される方式が 用いられている。

図5は、従来のインバータ駆動モータのブレーキ装置の回路図である。

図において、6個のダイオード25を3相交流電源に接続したブリッジ回路の出力の正極26には平滑抵抗器27の一端が接続され、この平滑抵抗器27の他端とブリッジ回路の出力の負極28との間には平滑コンデンサ29が接続されている。この平滑コンデンサ29とは並列に、トランジスタやサイリスタ等の半導体スイッチング素子30を2個直列接続した組が3組接続されている。この半導体スイッチング素子30の中間接続点は、モータ31の給電線32に接続され、モータ31は半導体スイッチング素子30のスイッチングタイミングに応じた位相で駆動される。

一方、このモータ31に制動をかけるため、給電線32に接続されたダイオード33の3相ブリッジ整流回路と半導体制動スイッチであるサイリスタ34と制動抵抗器35との直列回路が設けられている。スナバ抵抗器36とスナバコンデンサ37を直列接続したスナバ回路がこのサイリスタ34と並列に接続されている。図において、38は点弧用限流抵抗器、39はフォトダイオードとフォトサイリスタから成るフォトカプラー、40はバイアスコンデンサ、41はバイアス抵抗器で、いずれもサイリスタ34の点弧制御回路を構成している。

このような従来装置において、モータ31を非常停止させるためには、例えば 半導体スイッチング素子30の導通を停止させてモータ31への給電を停止す ると共に、フォトカプラー39の一方のフォトダイオードを発光させてフォトサイリスタを電気絶縁的に点弧させれば、サイリスタ34のゲートに信号が印加されるため、サイリスタ34が点弧し導通する。これによって、モータ31から発電されて給電線32に送られた電気は、ダイオード33、サイリスタ34、制動抵抗器35、ダイオード33、給電線32と流れ、制動抵抗器35で発熱吸収される。これによってモータ31は急速に制動されることとなる。

しかしながら、従来装置においては、インバータ運転時における半導体スイッチング素子30のスイッチング動作において、電圧変化率 d v / d t があまりに大きいとサイリスタの臨界オフ電圧上昇率を超えてしまい、フォトカプラー39のフォトサイリスタやサイリスタ34を誤点弧させてしまい、制動を要求しないのにインバータ出力間を、すなわち、給電線32間を短絡してしまうことがあった。

上記のように、従来装置によれば、インバータの半導体スイッチング素子の動作によって大きな電圧変化 d v / d t を生じてしまい、その大きな電圧変化 d v / d t の印加によって半導体制動スイッチを誤点弧してしまい、インバー 夕出力線間を短絡してしまうことがあった。

これを防ぐためには、スナバ回路の容量を電圧変化 d v / d t を抑制するに 十分なものとしたり、臨界オフ電圧上昇率の十分大きな半導体制動スイッチを 選択しなければならなかった。このため、回路が大型化・複雑化し、部品コストが上昇したりするという不都合があった。

そこでこの発明は、インバータの半導体スイッチング素子の動作によって生ずる電圧変化 d v / d t が直接半導体制動スイッチに印加されることの無い安全なインバータ駆動モータのブレーキ装置を提供することを目的とする。

発明の開示

上記の目的を達成するため、請求項1記載の発明によれば、負荷の電気エネルギーを熱に変換する抵抗と半導体スイッチング素子との直列接続回路と、

該半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、 を有するダイナミックブレーキ回路において、前記負荷を駆動するに先立って 前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴としている。

また、請求項2記載の発明によれば、交流を整流する第1整流部と、該第1整流部の出力を平滑する平滑部と、該平滑部の出力を所望のタイミングで第1半導体スイッチング素子によってスイッチングするインバータ部と、を有する半導体インバータ装置であって、さらに、前記インバータ部の出力を整流す

る第2整流部と、該第2整流部の出力端子間に接続される第1抵抗と第2半導体スイッチング素子の直列接続回路と、から成るダイナミックブレーキ回路と、

該第2半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、を有するインバータ装置において、前記インバータ部がインバータ動作を開始する前に前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴としている。

さらに、請求項3記載の発明によれば、前記充電回路が、前記平滑部の正極側と前記ダイナミックブレーキ回路の正極側との間に接続された第2抵抗と、第3のスイッチング素子によって構成されることを特徴としている。

また、請求項4記載の発明によれば、前記第3のスイッチング素子の代わりに、前記第1半導体スイッチング素子の1部を兼用することを特徴としている。 そして、請求項5記載の発明によれば、前記第1半導体スイッチング素子と逆並列接続されたフライホイールダイオードを有する請求項2記載のインバータ装置において、前記第2整流部の一方のアームを構成するダイオードの代わりに、前記フライホイールダイオードを兼用することを特徴としている。

図面の簡単な説明

図1は本発明によるダイナミックブレーキ回路付き半導体インバータ装置の 1実施の形態を示す回路図である。図2は図1とは異なるサイリスタ点弧回路 を有する半導体インバータ装置を示す図である。図3は図1の変形例を示す回 路図である。図4は図2の変形例を示す回路図である。図5は従来装置の回路 図である。

発明を実施するための最良の形態

次に、図1~図4によってこの発明の実施の形態を更に詳細に説明する。

図1~図4は、いずれもスナバ回路18のスナバコンデンサ17を充電する 充電回路を設けた例を示す回路図である。

図1において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とが接続されている。この平滑コンデンサ6と並列にサイリスタ、トランジスタ等の半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成する。各半導体スイッチング素子7にはそれぞれフライホイールダイオード8が逆接続され、半導体スイッチング素子7の中間接続点9は各相の出力点となされ、モータ10の各相の給電線11が接続されている。モータ10は半導体

スイッチング素子7のスイッチングタイミングに応じた特性で位相制御等がな される。

このモータ10に制動をかけるため、給電線11に接続されたダイオード12の3相ブリッジ回路13と半導体制動スイッチであるサイリスタ14と制動抵抗器15とを直列接続したダイナミックブレーキ回路が設けられている。

また、サイリスタ14と並列にスナバ抵抗器16とスナバコンデンサ17を 直列接続したスナバ回路18が接続されている。サイリスタ14のゲート電極 には、パルストランス19を用いた点弧回路が接続されている。

そして、サイリスタ14の正極側と平滑コンデンサ6の正極側との間には、本発明による高抵抗値の充電抵抗器20からなる充電回路21が接続されている。 以上の回路において、いま、インバータ部の運転に先立ってスナバコンデンサ17を充電する場合は、インバータ部の負側アームの何れかの半導体スイッチング素子7を点弧すればよい。そうすると、平滑コンデンサ6の正極→充電回路21の充電抵抗器20→スナバ回路18のスナバ抵抗器16→スナバコンデンサ17→制動抵抗器15→3相ブリッジ回路13の負側アームダイオード→給電線11→半導体スイッチング素子7→平滑コンデンサ6の負極の閉じた充電回路が形成され、平滑コンデンサ6のチャージがスナバコンデンサ17に充電される。

充電終了後のスナバコンデンサ17の両端の電圧、すなわち、サイリスタ14の両端の電圧は、平滑コンデンサ6の電圧と等しくなる。

この場合の充電時定数 τ (t)は式(1)となる。

$$\tau (t) = (R15 + R16 + R20) \times C17 \tag{1}$$

このように、本発明によれば、抵抗値の大きな充電抵抗器 20 とスナバコンデンサ 17 の時定数で急激な電圧変化率 dv/dt が抑制された状態でスナバコンデンサ 17 が充電され、スナバコンデンサ 17 が充電された後に、インバータ動作を開始しても、インバータ部の入力である平滑コンデンサ 6 と同じ電圧がすでにスナバコンデンサ 17 には充電されているので、インバータ部を構成するトランジスタのスイッチングによる dv/dt がダイナミックブレーキ回路のスイッチとして機能するサイリスタ 14 に全く印加されないので、サイリスタ 14 の誤点弧が阻止される。

また、誤点弧防止するためのサイリスタ14をdv/dt耐量の大きな物とする必要も無くなり、またスナバ回路18も容量の小さなものに簡略化できる。 ダイナミックブレーキ回路のスイッチング素子として、本発明の実施の形態ではサイリスタを用いたが、サイリスタに限定されるものではなく、トライア ック、トランジスタ等の半導体スイッチング素子はもちろんのこと、機械的スイッチ (例えば、リレー) でもよい。さらに、これらの半導体スイッチング素子等のドライブ方法はフォトカプラーの他に、パルストランス、やリレーコイルに電流を流す方法でもよい。

充電回路上の抵抗器はこの回路内であればどこにあってもよく、また、充電 手段による電流制御によって充電時間が調節可能であれば、この抵抗器は無く てもよい。

また、本発明の実施の形態では充電回路の開閉用スイッチとして、インバー タ部のトランジスタ(第1半導体スイッチング素子)で兼用させているが、も ちろん充電回路の開閉専用の第3のスイッチング素子を別に外部に設けてもよ い。

図2は、図1に示す例の点弧回路を変更した場合の例を示している。

図2において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とが接続されている。この平滑コンデンサ6と並列に半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成する。各半導体スイッチング素子7にはそれぞれフライホイルダイオード8が接続され、半導体スイッチング素子7の中間接続点9は各相の出力点となされ、モータ10の各相の給電線11が接続されている。モータ10は半導体スイッチング素子7のスイッチングタイミングに応じた特性で位相制御等がなされる。

このモータ10に制動をかけるためには、給電線11に接続されたダイオード12の3相ブリッジ回路13とサイリスタ14と制動抵抗器15とを直列接続したダイナミックブレーキ回路が設けられている。サイリスタ14と並列にスナバ抵抗器16とスナバコンデンサ17を直列接続したスナバ回路18が接続されている。サイリスタ14のゲート電極には、フォトトランジスタとフォトサイリスタの対から成るフォトカプラー22を用いた点弧回路が接続されている。フォトカプラー22を用いる理由は、低圧の点弧電源側と高圧のサイリスタ側との信号をいったん光に置き換えて電気絶縁を行なうためである。

そして、サイリスタ14の正極側と平滑コンデンサ6の正極側との間には、本発明に係る高抵抗値の充電抵抗器20からなる充電回路21が接続されている。これによって、インバータ部の動作時には前もってスナバコンデンサ17を常時充電しておくようにしている。

以上の回路において、いま、インバータ部の運転に先立ってスナバコンデンサ17を充電する場合は、インバータ部の負側アームの何れかの半導体スイッ

チング素子 7 を点弧すればよい。そうすると、平滑コンデンサ 6 の正極→充電 回路 2 1 の充電抵抗器 2 0 → スナバ回路 1 8 のスナバ抵抗器 1 6 → スナバコン デンサ 1 7 → 制動抵抗器 1 5 → 3 相ブリッジ回路 1 3 の負側アームダイオード・→ 給電線 1 1 → 半導体スイッチング素子 7 → 平滑コンデンサ 6 の負極の閉じた 充電回路が形成され、平滑コンデンサ 6 のチャージがスナバコンデンサ 1 7 に 充電される。

充電終了後のスナバコンデンサ17の両端の電圧、すなわち、サイリスタ14の両端の電圧は、平滑コンデンサ6の電圧と等しくなる。

このように構成された本発明によれば、抵抗値の大きな充電抵抗器 20とスナバコンデンサ 17の時定数で急激な電圧変化率 d v / d t が抑制された状態でスナバコンデンサ 17が充電され、スナバコンデンサ 17が充電された後に、インバータ動作を開始しても、インバータ部の入力である平滑コンデンサ 6 と同じ電圧がすでにスナバコンデンサ 17には充電されているので、インバータ部を構成するトランジスタのスイッチングによる d v / d t がダイナミックブレーキ回路のスイッチとして機能するサイリスタ 14 およびフォトサイリスタ 22にまったく印加されないので、サイリスタ 14 とフォトサイリスタ 22 にまったく印加されないので、サイリスタ 14 とフォトサイリスタ 22 の誤点弧が阻止される。また、誤点弧防止するためのサイリスタ 14 およびフォトサイリスタ 22 を d v d t 耐量の大きな物とする必要も無くなり、またスナバ回路 18 も容量の小さなものに簡略化できる。

図3は、発電制動回路の素子とモータ給電線のエネルギー吸収回路の素子とを共用した形態の回路を示している。

図3において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とを接続し、この平滑コンデンサ6と並列にトランジスタ等の半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成し、各半導体スイッチング素子7にはそれぞれフライホイルダイオード8を逆接続し、半導体スイッチング素子7の中間接続点9は各相の出力点とし、モータ10の各相の給電線11を接続する点については、図1、図2の場合と同じである。

この例の場合、平滑コンデンサ6の正極側に一端が接続される充電抵抗器20と、この充電抵抗器20の他端に正極側が接続されるサイリスタ14と、このサイリスタ14の陰極側に一端が接続される制動抵抗器15と、この制動抵抗器15の他端に正極側が接続されて陰極側が前記モータの各相の給電線11に接続される3個のダイオード23とを備え、サイリスタ14のゲート電極にはパルストランス19を用いた点弧回路が接続されている。

この回路において、モータ10の制動が必要な場合は、インバータ部の半導体スイッチング素子7の点弧を中止してインバータ動作を停止した後にサイリスタ14の点弧回路をオンさせると、サイリスタ14が導通するため、給電線11→中間接続点9→フライホイルダイオード8→充電抵抗器20→サイリスタ14→制動抵抗器15→ダイオード23→給電線11の回路が形成され、制動抵抗器15が発熱してエネルギー吸収し、モータ10にブレーキがかかる。

このように、本実施の形態によれば、図1の第2の整流部13の正極側アームのダイオード群12を正極側アームの第1の半導体スイッチング素子7のフライホイルダイオード8で代用させたので、小型化・低コスト化に寄与することとなる。

また、この回路も前記説明のとおり、充電抵抗器20を介してスナバコンデンサ17が常に充電されて、インバータ部のdv/dtを抑制すると共に、ダイオード23がインバータ部からのdv/dtの直接進入を阻止するため、インバータ動作中にダイナミックブレーキ回路による不良短絡は生じなくなる。

図4は、図3の回路のサイリスタ14の点弧回路として、パルストランス19を用いた回路に代えて、フォトダイオードとフォトサイリスタとから成るフォトカプラー22を用いた例を示し、その他は同一であるので、同一部分に同一符号を付して説明は省略する。

以上のように、本発明によれば、交流を整流して平滑コンデンサで平滑した電流のスイッチング出力によって駆動されるインバータ駆動モータの制動時に、 半導体制動スイッチを点弧して前記モータの給電線間を短絡して制動抵抗器によってエネルギーを吸収するインバータ駆動モータのブレーキ装置に、平滑コンデンサの正極側と半導体制動スイッチの正極側との間にスナバコンデンサを常時充電する充電回路を設けたことにより、インバータ部の電圧変化 d v / d t が半導体制動スイッチに印加されることが無くなり、半導体制動スイッチの誤動作を防止することができる。

したがって、スナバ回路を簡略化でき、d v / d t 耐量の低い部品を使用することができるので装置の価格低減が図れる。

産業上の利用の可能性

本発明は、簡略化され、低価格でかつ信頼性の高いダイナミックブレーキ回路 を提供するから、インバータ装置を用いてモータを急加減速あるいは急停止を する用途に利用可能である。

請求の範囲

1. 負荷の電気エネルギーを熱に変換する抵抗と半導体スイッチング素子との 直列接続回路と、該半導体スイッチング素子に並列接続されるコンデンサを含 むスナバ回路と、を有するダイナミックブレーキ回路において、

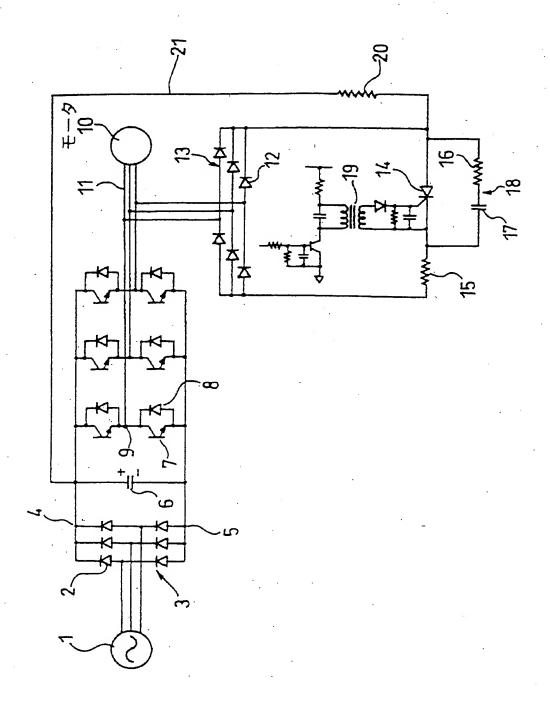
前記負荷を駆動するに先立って前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴とするダイナミックブレーキ回路。

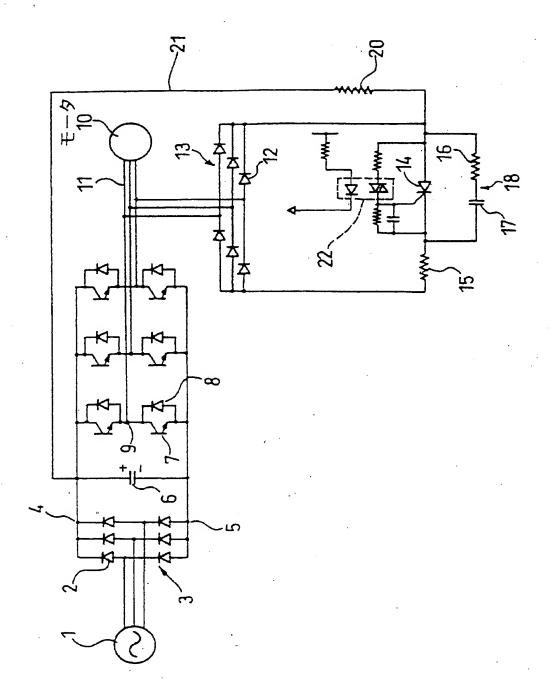
2. 交流を整流する第1整流部と、該第1整流部の出力を平滑する平滑部と、該平滑部の出力を所望のタイミングで第1半導体スイッチング素子によってスイッチングするインバータ部と、を有する半導体インバータ装置であって、さらに、前記インバータ部の出力を整流する第2整流部と、該第2整流部の出力端子間に接続される第1抵抗と第2半導体スイッチング素子の直列接続回路と、から成るダイナミックブレーキ回路と、該第2半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路とを有するインバータ装置において、

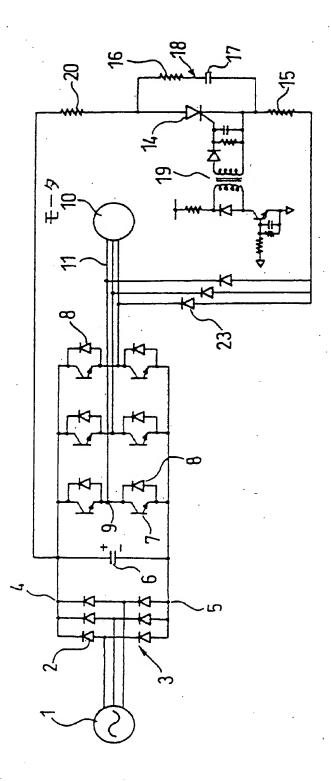
前記インバータ部がインバータ動作を開始する前に前記コンデンサにあらか じめ充電する充電回路を備えたことを特徴とする半導体インバータ装置。

- 3. 前記充電回路が、前記平滑部の正極側と前記ダイナミックブレーキ回路の正極側との間に接続された第2抵抗と、第3のスイッチング素子によって構成されることを特徴とする請求項2記載の半導体インバータ装置。
- 4. 前記第3のスイッチング素子の代わりに、前記第1半導体スイッチング素子の1部を兼用することを特徴とする請求項3記載の半導体インバータ装置。
- 5. 前記第1半導体スイッチング素子と逆並列接続されたフライホイールダイオードを有する請求項2記載のインバータ装置において、

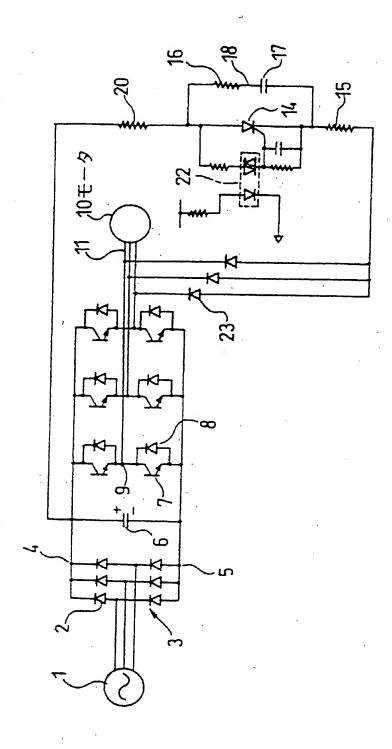
前記第2整流部の一方のアームを構成するダイオードの代わりに、前記フライホイールダイオードを兼用することを特徴とする請求項2記載の半導体インバータ装置。



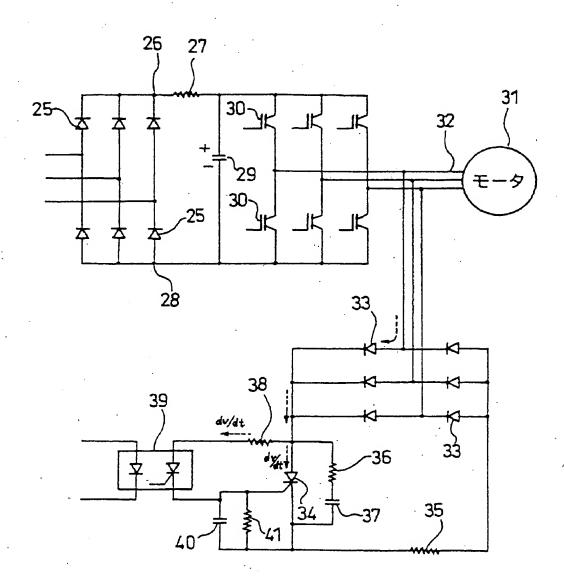




4/5



5/5



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01512

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ H02P3/22					
According to	International Patent Classification (IPC) or to both nat	tional classification and IPC			
B. FIELDS	SEARCHED				
Minimum do	Minimum documentation searched (classification system followed by classification symbols) Int.Cl ² H02P3/22				
		<u> </u>			
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1995 Jitsuyo Shinan Toroku Koho 1996-2000 Kokai Jitsuyo Shinan Koho 1971-1994 Toroku Jitsuyo Shinan Koho 1994-2000					
Electronic da	ata base consulted during the international search (name	e of data base and, where practicable, sear	rch terms used)		
C. DOCUM	MENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where ap		Relevant to claim No.		
Y	JP, 1-209973, A (SANKYO SEIKI M	1FG. CO., LTD.),	1-5		
	23 August, 1989 (23.08.89), page 2, upper left column, line 1 line 17 (Family: none)	4 to upper right column,			
Y	JP, 8-251961, A (Toyo Electric 27 September, 1996 (27.09.96), Claims (Family: none)	MFG Co., Ltd.),	1-5		
,		• 91			
ļ		·			
Furthe	r documents are listed in the continuation of Box C.	See patent family annex.			
* Special	categories of cited documents: ent defining the general state of the art which is not	"T" later document published after the inte			
conside	ent defining the general state of the art which is not red to be of particular relevance document but published on or after the international filing	understand the principle or theory und "X" document of particular relevance; the	lerlying the invention		
date	ent which may throw doubts on priority claim(s) or which is	considered novel or cannot be considered step when the document is taken alone	ered to involve an inventive		
cited to establish the publication date of another citation or other special reason (as specified)		"Y" document of particular relevance; the considered to involve an inventive ste	claimed invention cannot be p when the document is		
document referring to an oral disclosure, use, exhibition or other means		combined with one or more other such combination being obvious to a person	n documents, such n skilled in the art		
"P" document published prior to the international filing date but later "&" document member of the same patent family than the priority date claimed					
Date of the actual completion of the international search 19 June, 2000 (19.06.00)		Date of mailing of the international search report 27 June, 2000 (27.06.00)			
Name and mailing address of the ISA/		Authorized officer			
Japanese Patent Office		m. 1 2 3			
Facsimile No.		Telephone No.			

	国際調査報告	国際出願番号 PCT/JP0	0/01512	
	属する分野の分類(国際特許分類(IPC)) ⁷ . H02P3/22			
	うった分野 最小限資料(国際特許分類(IPC)) 1 ⁷ . H02P3/22			
日本国実用 日本国公開 日本国実用	トの資料で調査を行った分野に含まれるもの 新案公報 1926-1995年 実用新案公報 1971-1994年 新案登録公報 1996-2000年 実用新案公報 1994-2000年			
国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)				
	らと認められる文献		DE SEL SE	
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連すると	さは、その関連する箇所の表示	関連する 請求の範囲の番号	
Y Y	JP、1-209973、A(株式会8月.1989(23.08.89) 欄第17行(ファミリーなし) JP、8-251961、A(東洋電月.1996(27.09.96)、なし)	会社三協精機製作所)、23. 、第2頁左上欄第14行一右上 電機製造株式会社)、27.9	1 - 5 1 - 5	
□ C欄の続き	にも文献が列挙されている。	□ パテントファミリーに関する 別	川紙を参照。	
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表された文献であって出願と矛盾するものではなく、発明の原理又は 論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発 の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1文献(理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 「&」同一パテントファミリー文献			、発明の原理又は理 当該文献のみで発明 えられるもの 当該文献と他の1以 自明である組合せに	
国際調査を完了した日 19.06.00		国際調査報告の発送日 27.06.00		
国際調査機関の名称及びあて先 日本国特許庁(ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官(権限のある職員) 堀川一郎 F 電話番号 03-3581-1101		